

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-332230

(43) 公開日 平成11年(1999)11月30日

(51) IntCl.⁶

H 0 2 M 3/28

識別記号

F 1

H 0 2 M 3/28

H

E

審査請求 未請求 請求項の数 1 書面 (全 6 頁)

(21) 出願番号 特願平10-162758

(22) 出願日 平成10年(1998)5月7日

(71) 出願人 000101662

アルインコ株式会社

大阪府高槻市三島江1丁目1番1号

(72) 発明者 酒井 啓輔

大阪府高槻市三島江1丁目1番1号 アル

インコ株式会社内

(72) 発明者 楠原 和広

大阪府高槻市三島江1丁目1番1号 アル

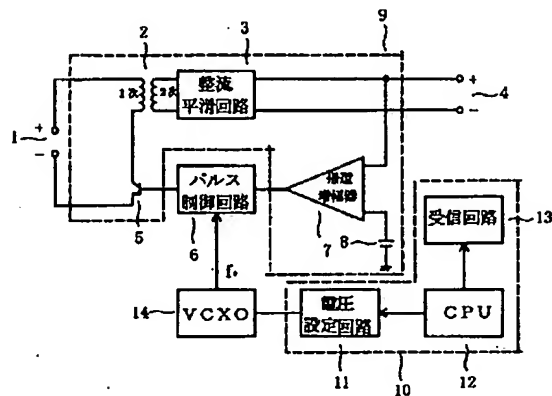
インコ株式会社内

(54) 【発明の名称】 スイッチング電源

(57) 【要約】

【課題】 スイッチング周波数の高調波が受信装置の受信周波数に一致して受信妨害を与える場合に、強力な遮蔽手段を用いずに受信妨害を回避する。

【解決手段】 スイッチング電源のスイッチング周波数を決定する発振回路に電圧制御水晶発振回路14を使用する。この電圧制御水晶発振回路14の制御電圧は、受信装置10の受信周波数を決定するCPU12で制御される。CPU12は、スイッチング周波数の高調波周波数が受信装置18の受信周波数に一致しないように電圧設定回路11を経由して電圧制御水晶発振回路14の発振周波数を制御する。



0108

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-332230

(43)Date of publication of application : 30.11.1999

(51)Int.Cl.

H02M 3/28

(21)Application number : 10-162758

(71)Applicant : ALINCO INC

(22)Date of filing : 07.05.1998

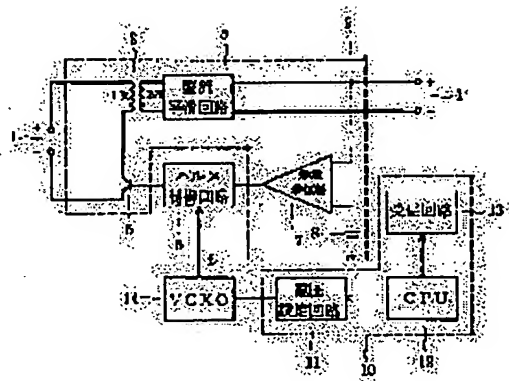
(72)Inventor : SAKAI HIROSUKE
KUSUHARA KAZUHIRO

(54) SWITCHING POWER SUPPLY

(57)Abstract:

PROBLEM TO BE SOLVED: To avoid reception interference without using a sophisticated shielding means, in the case where the interference is caused by the harmonic wave of a switching frequency which happens to become identical with the receiving frequency of a receiver.

SOLUTION: A voltage-controlled crystal oscillator circuit 14 is used to determine the frequency of a switching power supply. The control voltage of this crystal oscillator circuit 14 is controlled by a CPU 12 which determines the receiving frequency of a receiver 10. The CPU 12 controls the oscillating frequency of the crystal oscillator circuit 14 via a voltage setting circuit 11 in such a way that the harmonic wave frequency of the switching frequency does not become identical with the receiving frequency of the receiver 10.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

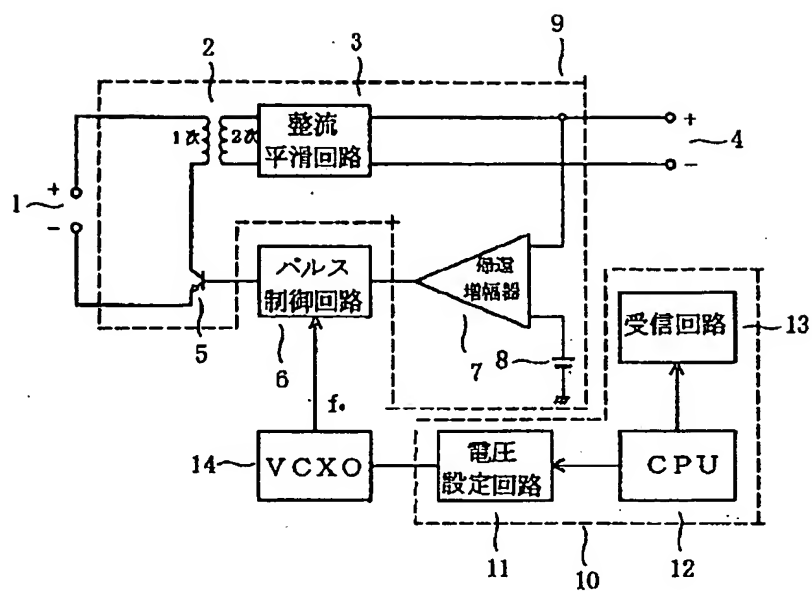
[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

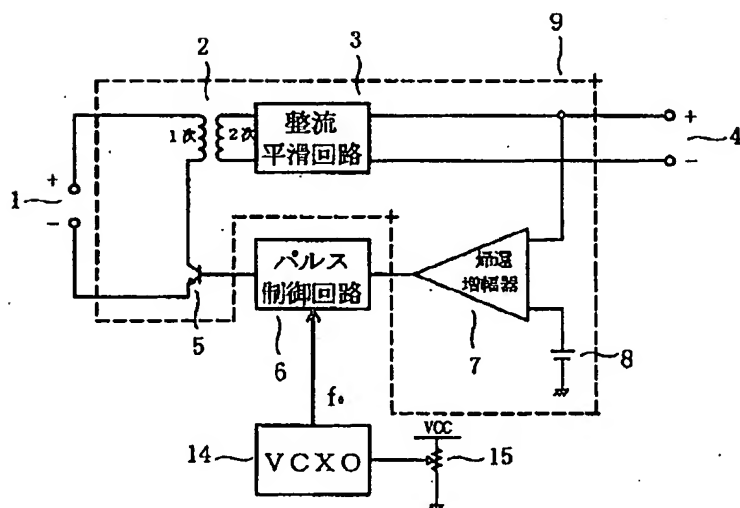
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

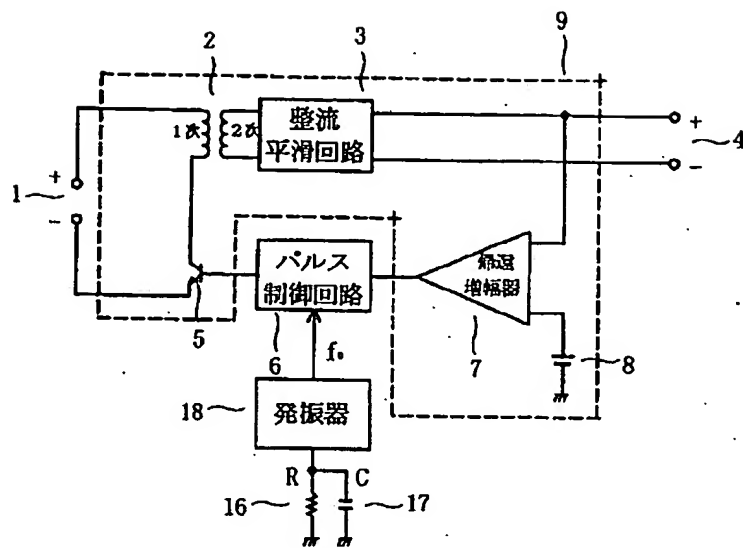
【図1】



【図2】



【図3】



【特許請求の範囲】

【請求項1】入力電流を高速で断続させて希望の出力電圧を得るスイッチング回路と、上記スイッチング回路を駆動及び制御するためのスイッチング信号を発生するパルス制御回路と、上記パルス制御回路のスイッチング周波数を安定化させるための水晶発振回路またはセラミック発振回路と、上記発振回路の発振周波数を手動又は自動でシフトする手段とを備えたことを特徴とするスイッチング電源。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、従来から多くの電子機器に組み込まれ、また単独でも使用されるスイッチング電源の中で、特に、無線機器に使用されるスイッチング電源に関するものである。

【0002】

【従来の技術】近年、スイッチング電源は、小型軽量且つ高効率という特徴を生かして多くの電子機器の直流電源として機器内部に組み込まれている。また同じ理由により、家庭用交流電源を直流電圧に変換する電源装置として、また、大型トラック等の24Vバッテリーの電圧を普通乗用車の12V電圧に変換する装置としても広く利用されつつある。

【0003】以下、図面を参照しながら、上述した従来のスイッチング電源の一例について説明する。

【0004】図3は、従来のスイッチング電源のブロック図を示すものである。図3において2はトランスで一次巻線の一方は入力端子1のプラス端子に接続され、もう一方の端子はトランジスタ5のコレクタに接続されている。また、トランジスタ5のエミッタは入力端子1のマイナス端子に接続されている。トランス2の二次巻線は整流平滑回路3を経て、出力端子4へ接続されている。

【0005】一方、帰還増幅器7の二つの入力端子は、それぞれ直流出力端子4のプラス側及び基準電圧8に接続され、帰還増幅器7の出力はパルス制御回路6の入力へ接続されている。ここで、直流出力端子4のプラス端子の電圧は、基準電圧8の電圧と常に比較され、直流出力端子4の電圧が基準電圧8より低いとパルス制御回路6の出力パルス幅が大きくなり、逆に直流出力端子4の電圧が基準電圧8より高いと出力パルス幅が小さくなるように制御されるものとする。

【0006】パルス制御回路6の出力は、トランジスタ5のベースに接続されており、直流出力電圧が低下すると、パルス幅を大きくしてトランジスタ5のON期間を長くし、逆に直流出力電圧が上昇するとパルス幅を小さくしてトランジスタ5のON期間を短くする。

【0007】また、18は発振器であり、パルス制御回路6に接続され、スイッチング周波数を決定する。尚、コンデンサ17及び抵抗16は発振器18の発振周波数

を決定するための素子で、発振器18に接続されている。9はスイッチング回路で、トランジスタ5、トランス2、整流平滑回路、帰還増幅器7及び基準電圧8を包含したものとする。

【0008】以上のように構成されたスイッチング電源について、以下その動作について説明する。まず、トランジスタ5は、パルス制御回路6の出力により、高速でON-OFFを繰り返し、トランス2の二次巻線にはパルス幅に対応したエネルギーが伝達される。整流平滑回路3は、トランス2の二次巻線に生じた電圧を整流及び平滑し、直流出力端子4に直流電圧を供給する。帰還増幅器7は、直流出力端子4の電圧と、基準電圧8を常に比較し、出力端子4の電圧が基準電圧より低くなるとパルス制御回路6の出力パルス幅を大きくする。従って、トランジスタ5のON期間が長くなり、トランス2の二次巻線には通常より大きな電力が供給され、出力端子の電圧が上昇する。また逆に、直流出力端子4の電圧が基準電圧8より高くなるとパルス制御回路6の出力パルス幅が小さくなる。従って、トランジスタ5のON期間が短くなり、トランス2の二次巻線には通常より小さな電力が供給され、直流出力端子の電圧は減少する。このようにして、負荷変動に対して出力電圧が一定に保たれ、直流安定化電源として機能する。

【0009】また、パルス制御回路6から出力されるパルスの周波数は、発振器18で発生する基準周波数 f_0 によって決定され、さらに発振器18の発振周波数はコンデンサ17と抵抗16の値によって決定される。

【0010】

【発明が解決しようとする課題】しかしながら上記のような構成では、発振器18の発振周波数を可変する手段がないため発振器18は常に周波数 f_0 にて発振する。従って、トランジスタ5は同一周波数 f_0 にてON-OFFを繰り返し、大電流が高速でON-OFFされるため、極めて大きな電磁ノイズが生じる。このため、特定の周波数の電波を受信するための受信装置、例えばラジオとか無線機等の電源装置としてスイッチング電源を使用した場合、あるいは、上記受信装置の近くでスイッチング電源を使用した場合、基準周波数 f_0 の高調波成分の周波数が受信周波数に一致すると、妨害電波となって受信感度を著しく悪化させることになる。

【0011】また、発振周波数の安定性が抵抗とコンデンサによって決定されるため、発振周波数が温度や時間とともに変化する。そのため、同一受信周波数であってもある時間やある温度では受信妨害が発生しないが、時間の経過とともに、あるいは特定の温度付近で妨害が発生する場合がある。

【0012】このように、スイッチング電源では大きな電力を高速でスイッチングするためスイッチングノイズの発生は不可抗力となっており、発生したノイズをいかに外部へ漏れないようにするかがノイズ対策の基本的な

【0026】(実施の形態2)図2は本発明の第2の実施例におけるスイッチング電源のブロック図を示すものである。図2に図示した本実施例のスイッチング電源が、図1の構成と異なるのは、VCXOの制御電圧がCPUによって自動的に制御されるのではなく、手動で制御するための可変抵抗15を設けた点である。図2において、図1と同一番号を付したものは動作においてまったく同一のため説明を省略する。

【0027】15は可変抵抗であり、一方の端子は直流電圧源Vccに、他方の端子はアースにそれぞれ接続されている。また可変抵抗15の摺動端子はVCXO14の入力端子に接続され、VCXOの出力はパルス制御回路6に接続されている。可変抵抗15の摺動端子をVcc側へ移動させるとVCXO14への制御電圧が高くなり、VCXO14の発振周波数は高くなるものとする。また可変抵抗15の摺動端子をアース側へ移動させるとVCXO14の制御電圧が低くなり、VCXO14の発振周波数は低くなるものとする。また、VCXO14は水晶発振回路であり、発振周波数は時間変化に対しても、温度変化に対しても周波数が変動せず、制御電圧によってのみ変化するものとする。

【0028】以上のように構成されたスイッチング電源について、以下図2を用いてその動作を説明する。

【0029】図2において、可変抵抗15の摺動子は抵抗値の中心にあるとすると、その時のVCXO14への制御電圧は $V_{cc}/2$ である。この時のVCXO14の発振周波数を f_0 とする。この場合、スイッチングノイズとなる高調波の周波数は、主に

$$n \cdot f_0 \quad (n=1, 2, 3, \dots)$$

となることは、実施の形態1における動作とまったく同じである。

【0030】もし、 $f_0=100\text{kHz}$ であれば、 100kHz 、 200kHz 、 300kHz 、 400kHz ・・・と整数倍の高調波が妨害波となって輻射される。この場合、特定の周波数の電波を受信するための受信装置、例えばラジオとか無線機等の電源装置としてスイッチング電源を使用した場合、あるいは、上記受信装置の近くでスイッチング電源を使用した場合、受信装置が $n \cdot f_0$ に相当する周波数の電波、例えば 20MHz の電波を受信しようとする、受信周波数がちょうどスイッチング周波数の高調波 20MHz ($n=200$)と一致するため、妨害を受け、受信感度が著しく悪化すること、実施の形態1において述べた通りである。

【0031】この場合、可変抵抗15を可変し、例えば摺動子をVcc側へ移動すると、VCXO9の発振周波数は上昇する。例えばわずか1%だけ周波数を上げれば、基準周波数は 101kHz となり、その200倍の高調波は、 $101\text{kHz} \times 200 = 20.2\text{MHz}$ とな

り、受信周波数 20MHz に対して 200kHz も高い周波数となる。

【0032】従って、実施の形態1と同様に、妨害周波数は受信周波数に対して大きく離脱しているため、上記した受信装置は妨害周波数を受信することがなく受信妨害を回避出来る。

【0033】なお、前記の実施例では、抵抗の摺動端子をVcc側に移動させた例を説明したが、アース側にも移動させても同様の効果があることは言うまでもない。

【0034】なお、実施の形態1及び実施の形態2においてVCXO14は水晶発振子を使用したものとしたが、VCXO14はセラミック発振子を使用した電圧制御セラミック発振回路としてもよい。また、実施の形態1では受信装置10は、受信回路13とCPU12と電圧設定回路11を包含したものとしたが、受信装置10は受信回路13とCPU12のみを包含し、電圧設定回路11はスイッチング電源側に含まれるように構成しても同様の効果を生じることは言うまでもない。

【0035】

【発明の効果】以上のように本発明によれば、入力電流を高速で断続させて希望の出力電圧を得るスイッチング回路と、上記スイッチング回路を駆動及び制御するためのスイッチング信号を発生するパルス制御回路と、上記パルス制御回路のスイッチング周波数を安定化させるための水晶発振回路またはセラミック発振回路と、上記発振回路の発振周波数を手動又は自動で可変する手段とを設けることにより、強力な妨害電波となるスイッチングノイズを手動によりまたは自動的に回避出来るので、本発明のスイッチング電源を、特に微弱な電波を受信する受信装置の電源装置として使用した場合、または上記受信装置の近くで使用した場合、強力な遮蔽手段や複雑なノイズ除去手段なしで、受信装置の受信周波数へのスイッチングノイズ妨害を回避できるとともに、温度変化及び時間経過に対しても安定して妨害を回避することの出来るスイッチング電源を提供することが出来る。

【図面の簡単な説明】

【図1】本発明の実施の形態1のスイッチング電源のブロック図である。

【図2】本発明の実施の形態2のスイッチング電源のブロック図である。

【図3】従来のスイッチング電源のブロック図である。

【符号の説明】

- 6 パルス制御回路
- 9 スwitchング回路
- 11 電圧設定回路
- 14 電圧制御水晶発振回路 (VCXO)
- 15 可変抵抗

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-332230

(43)Date of publication of application : 30.11.1999

(51)Int.Cl.

H02M 3/28

(21)Application number : 10-162758

(71)Applicant : ALINCO INC

(22)Date of filing : 07.05.1998

(72)Inventor : SAKAI HIROSUKE
KUSUHARA KAZUHIRO

(54) SWITCHING POWER SUPPLY

(57)Abstract:

PROBLEM TO BE SOLVED: To avoid reception interference without using a sophisticated shielding means, in the case where the interference is caused by the harmonic wave of a switching frequency which happens to become identical with the receiving frequency of a receiver.

SOLUTION: A voltage-controlled crystal oscillator circuit 14 is used to determine the frequency of a switching power supply. The control voltage of this crystal oscillator circuit 14 is controlled by a CPU 12 which determines the receiving frequency of a receiver 10. The CPU 12 controls the oscillating frequency of the crystal oscillator circuit 14 via a voltage setting circuit 11 in such a way that the harmonic wave frequency of the switching frequency does not become identical with the receiving frequency of the receiver 10.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office